

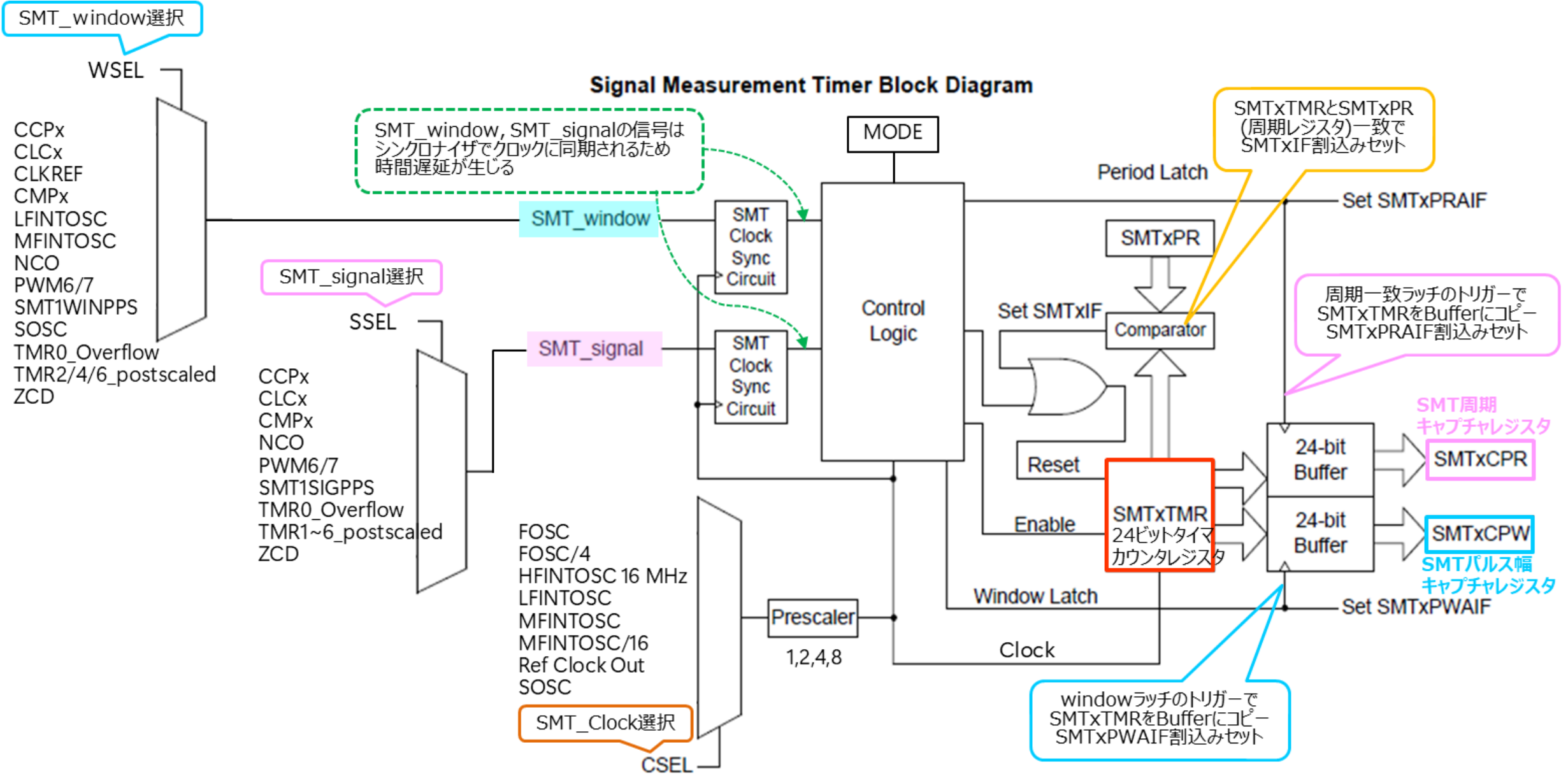
PICマイコン SMTモジュール概要

PIC16F18424

1. SMTモジュール概要

- SMT(Signal Measurement Timer)は、信号計測用の24ビットカウンター/タイマーモジュールです。
- SMTモジュールは、多様なクロックおよび2種類の信号(SMT_window, SMT_signal)入力に対応。また、多様な動作モードにより、信号のパルス幅, 周波数, Duty, 信号間隔などの測定が可能です。
- SMTは高機能なカウンター/タイマーのため、関連レジスタも多岐に亘りますが、MCCを使えばレジスタ設定も簡単に行えます。

SMTモジュール ブロックダイアグラム



SMTカウンタ/キャプチャ/周期レジスタ構成

- 24ビット幅のカウンタ/キャプチャ/周期レジスタは、それぞれ3つの8ビットレジスタで構成されます。
- リセットする場合、3つのレジスタ全てを初期化します。

レジスタ(24ビット)		レジスタ構成(各8ビット)		
カウンタ/タイマ	SMTxTMR	SMTxTMRL	SMTxTMRH	SMTxTMRU
キャプチャレジスタ	SMTxCPR	SMTxCPRL	SMTxCPRH	SMTxCPRU
キャプチャレジスタ	SMTxCPW	SMTxCPWL	SMTxCPWH	SMTxCPWU
周期レジスタ	SMTxPR	SMTxPRL	SMTxPRH	SMTxPRU

2. SMT動作モード概要

- SMT動作モードは11種類あり、下表はその概要です。
- SMTxTMR値の取得は、Repeat(反復)とSingle(単発)があります。

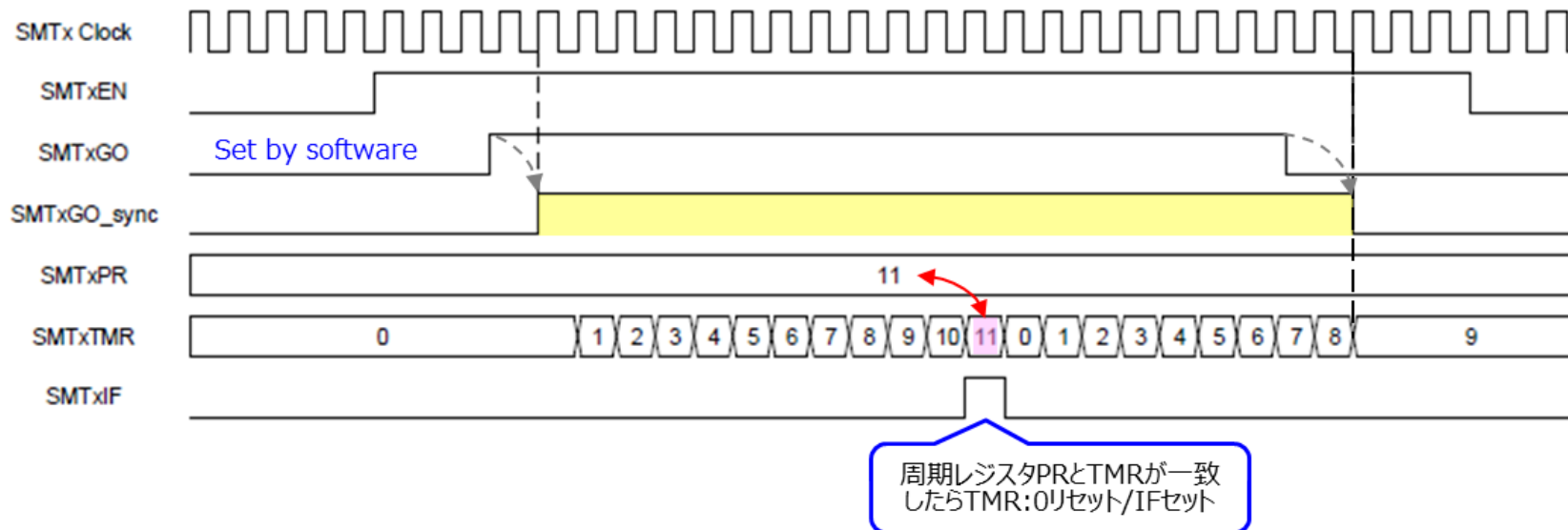
Mode	Acquisition		Function
	Repeat	Single	
① Timer	N/A	N/A	24ビットタイマー周期割り込み
② Gated Timer	✓	✓	SMTx_signal信号のHigh期間積算計測
③ Period and Duty Cycle Measurement	✓	✓	SMTx_signal信号の周期,Duty計測
④ High and Low Measurement	✓	✓	SMTx_signal信号のHigh/Low期間計測
⑤ Windowed Measurement	✓	✓	SMTx_window信号の周期計測
⑥ Gated Window Measurement	✓	✓	SMTx_window信号周期間のSMTx_signal信号High期間積算計測
⑦ Time of Flight Measurement	✓	✓	SMTx_window信号とSMTx_signal信号のインターバル計測
⑧ Capture	✓	✓	SMTx_window信号立上り/立下り時のSMTxTMR値をキャプチャ
⑨ Counter	N/A	N/A	SMTx_signal信号をクロックとしてSMTx_window信号立下り時のSMTxTMR値をキャプチャ
⑩ Gated Counter	✓	✓	SMTx_signal信号をクロックとしてSMTx_window信号のHigh期間積算計測
⑪ Windowed Counter	✓	✓	SMTx_signal信号をクロックとしてSMTx_window信号の周期,Duty計測

① Timer Mode

24ビットタイマー割り込み

このモードは、SMTxTMRを24ビットタイマーとして使用する基本的な動作モードで、データの取得は行われません。
SMTxGOビットがソフトウェアでセットされている限り、タイマーはインクリメントします。
SMT_windowまたは SMT_signalのイベントは、SMTxGOビットに影響しません。全てはSMTクロック源に同期します。
タイマーが周期一致(SMTxTMR=SMTxPR)すると、SMTxTMRはリセットされ、周期一致割り込みがトリップします。

1. Timer Mode Timing Diagram

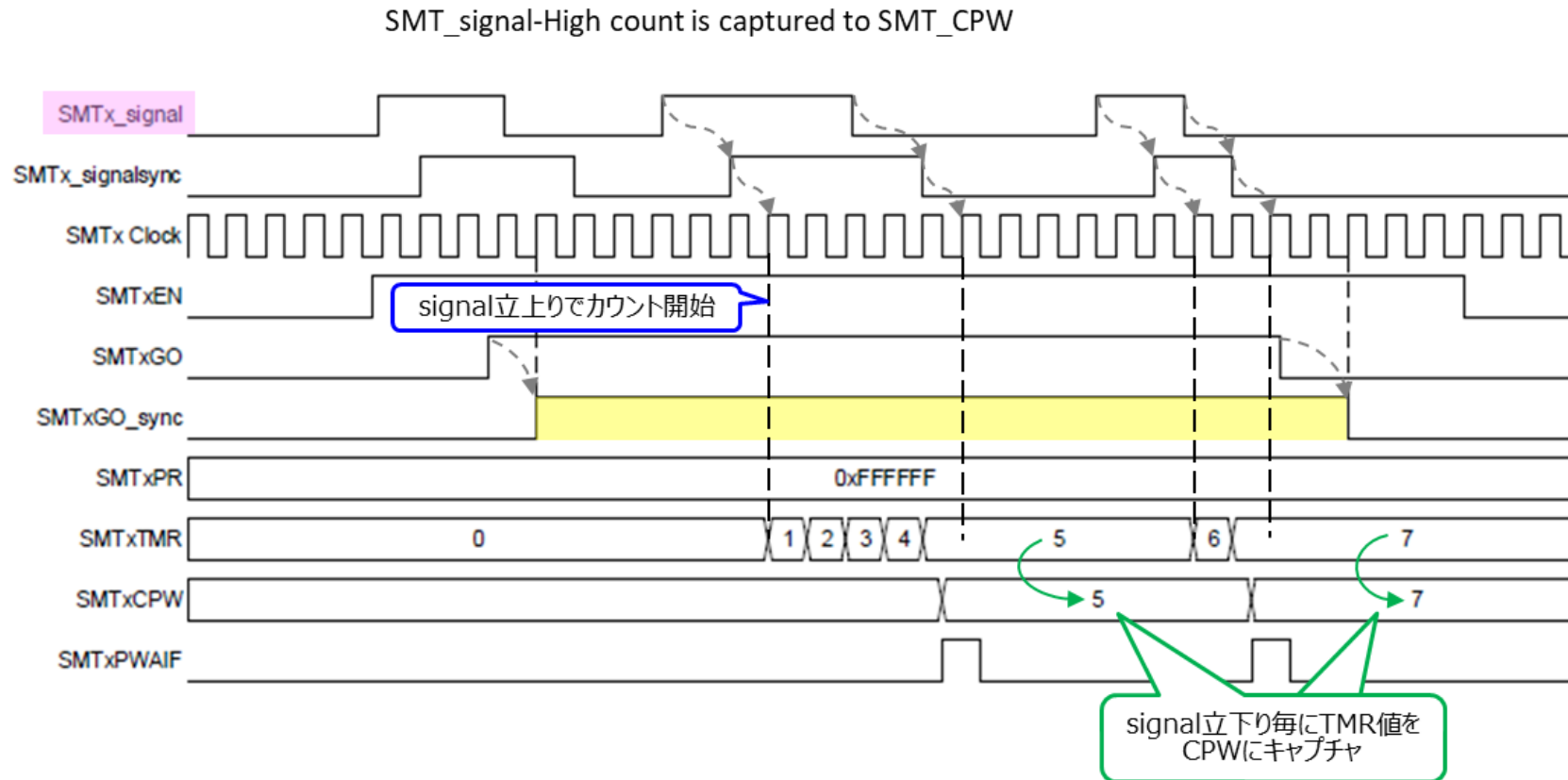


② Gated Timer Mode (Repeat)

SMT_signal信号のHigh期間積算計測

このモードは、SMTxTMRがインクリメントするかどうか制御するためsignal入力(SSEL)を使います。
信号立下りエッジでSMTxCPWLレジスタはSMTxTMRの現在値に更新されます。

2-1. Gated Timer Mode, Repeat Acquisition Timing Diagram

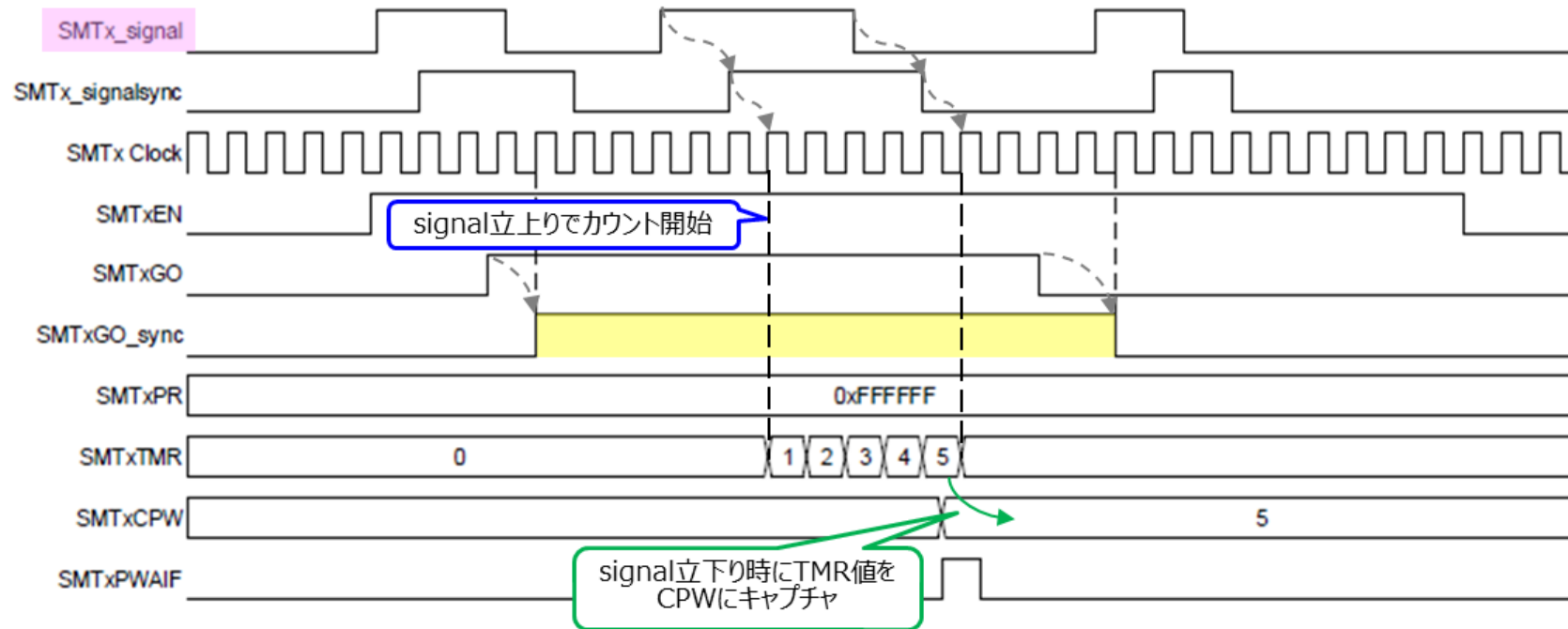


② Gated Timer Mode (Single)

SMT_signal信号のHigh期間計測

2-2. Gated Timer Mode, Single Acquisition Timing Diagram

SMT_signal-High count is captured to SMT_CPW



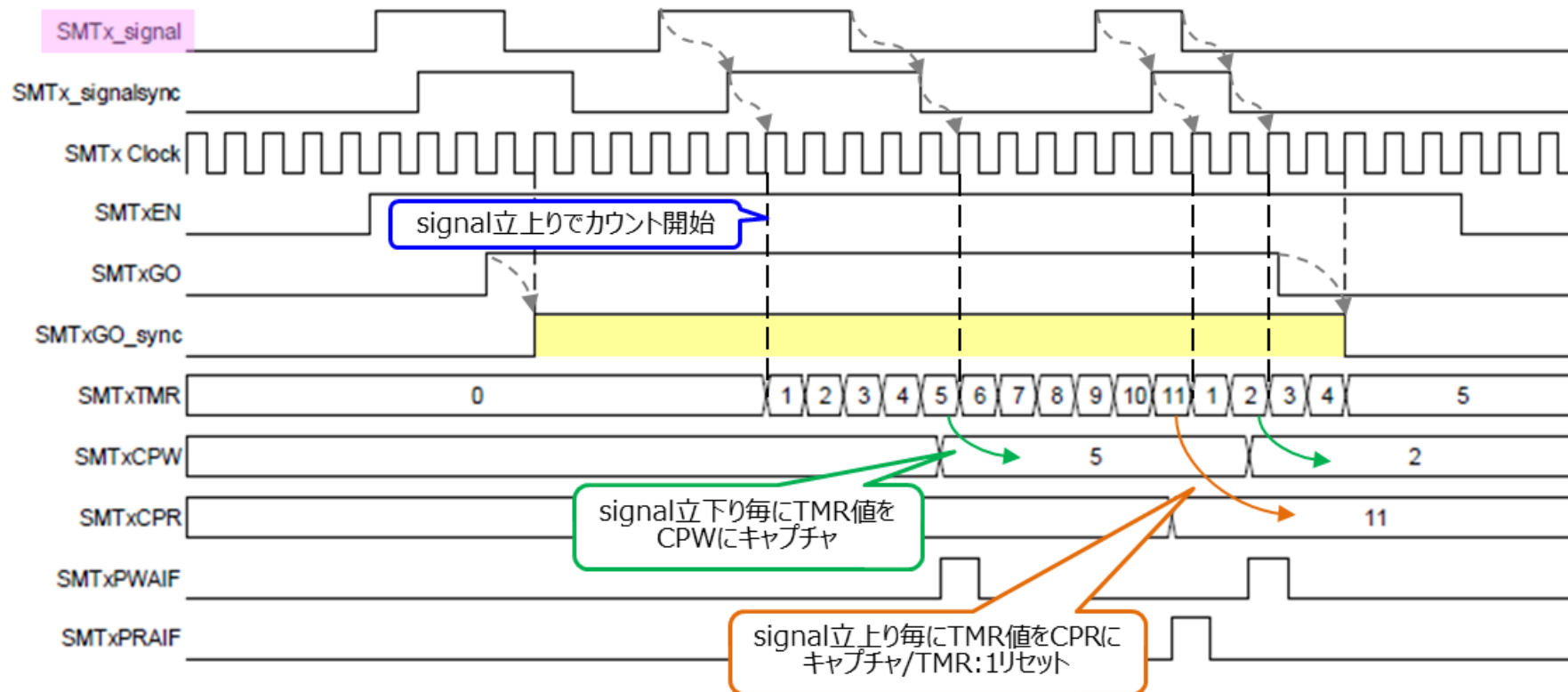
③ Period and Duty Cycle Measurement (Repeat)

SMT_signal信号の周期,Duty計測

このモードでは、入力信号のデューティ・サイクルまたは周期(極性依存)のいずれかをSMTクロックに対して取得することができます。信号立下りエッジでCPWレジスタが更新され、信号立上りエッジでCPRレジスタが更新されると同時にSMTxTMRが1にリセットします。更に、SMTxGOビットはSMTがシングル・アキュイジション・モードの時、信号立上りエッジでリセットされます。

3-1. Period and Duty-Cycle, Repeat Acquisition Mode Timing Diagram

SMT_signal-High count is captured to SMT_CPW
SMT_signal-Period count is captured to SMT_CPR

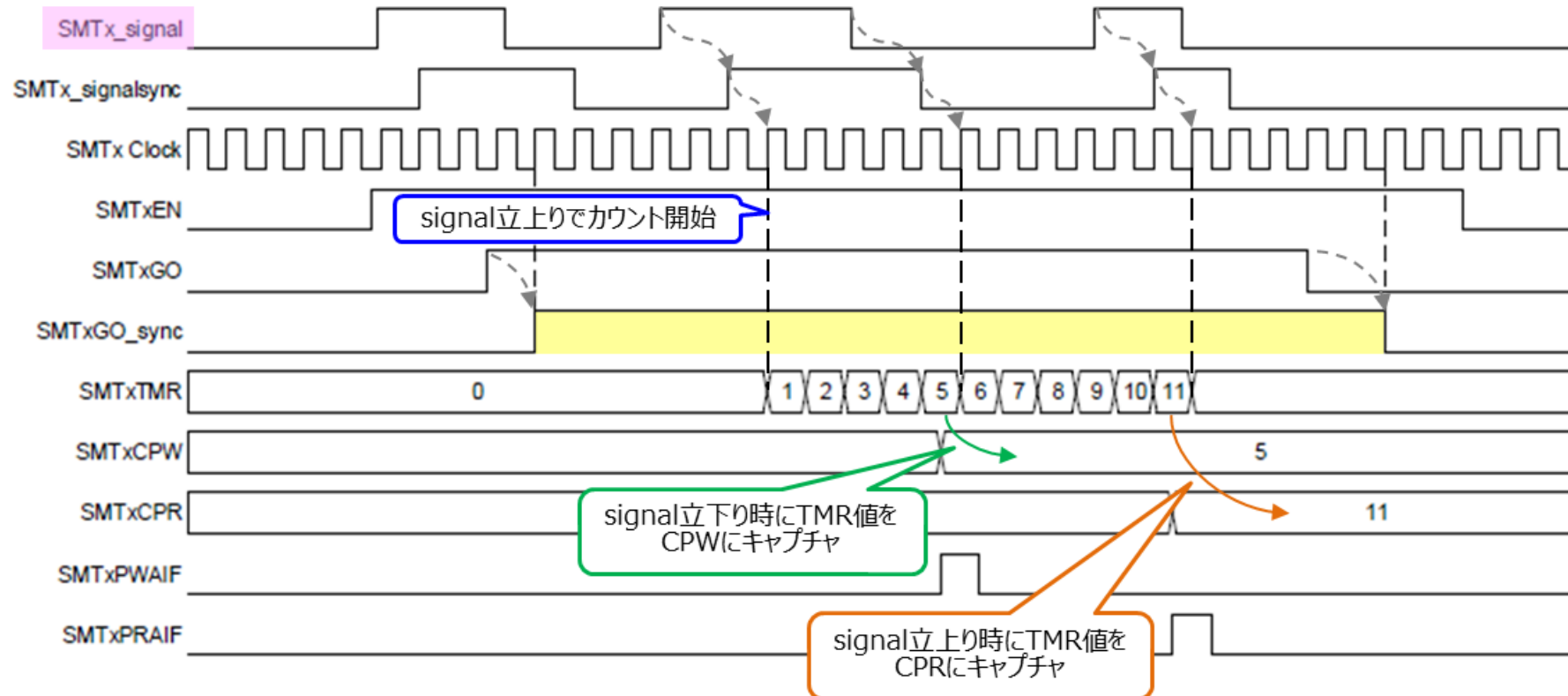


③ Period and Duty Cycle Measurement (Single)

SMT_signal信号の1周期,Duty計測

3-2. Period and Duty-Cycle, Single Acquisition Mode Timing Diagram

SMT_signal-High count is captured to SMT_CPW
SMT_signal-Period count is captured to SMT_CPR



④ High and Low Measurement (Repeat)

SMT_signal信号のHigh/Low期間計測

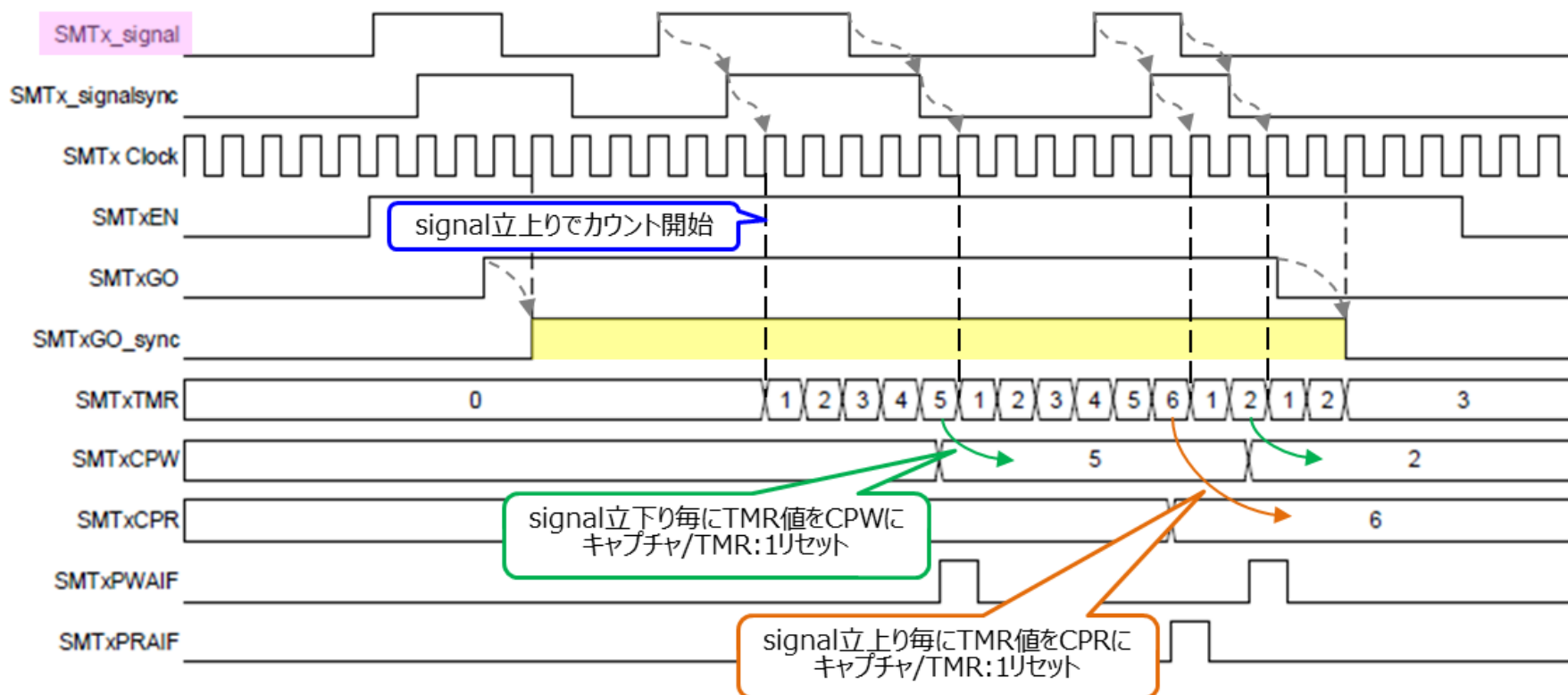
このモードでは、SMTクロックに対する入力信号のHiパルスとLoパルスの時間を測定します。

入力信号の立上りエッジでSMTxTMRのインクリメントを開始し、その値でSMTxCPWレジスタを更新、信号立下りエッジでSMTxTMRをリセットして再びインクリメントを開始します。

次の立上りエッジが観測されると、SMTxCPRLレジスタを現在の値で更新し、再度SMTxTMRをリセットして再びインクリメントを開始します。

4-1. High and Low Measurement Mode, Repeat Acquisition Timing Diagram

SMT_signal-High count is captured to SMT_CPW
SMT_signal-Low count is captured to SMT_CPR

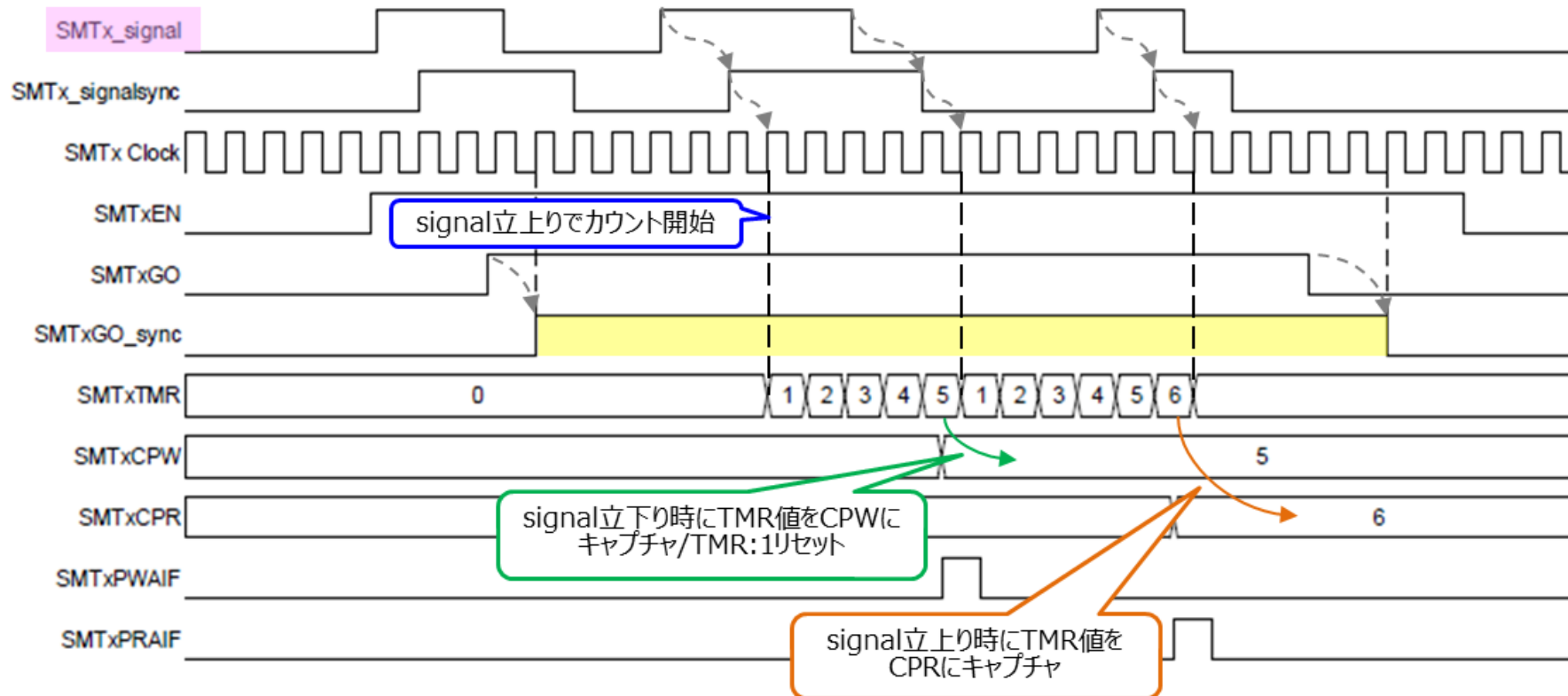


④ High and Low Measurement (Single)

SMT_signal信号1周期のHigh/Low期間計測

4-2. High and Low Measurement Mode, Single Acquisition Timing Diagram

SMT_signal-High count is captured to SMT_CPW
SMT_signal-Low count is captured to SMT_CPR



⑤ Windowed Measurement (Repeat)

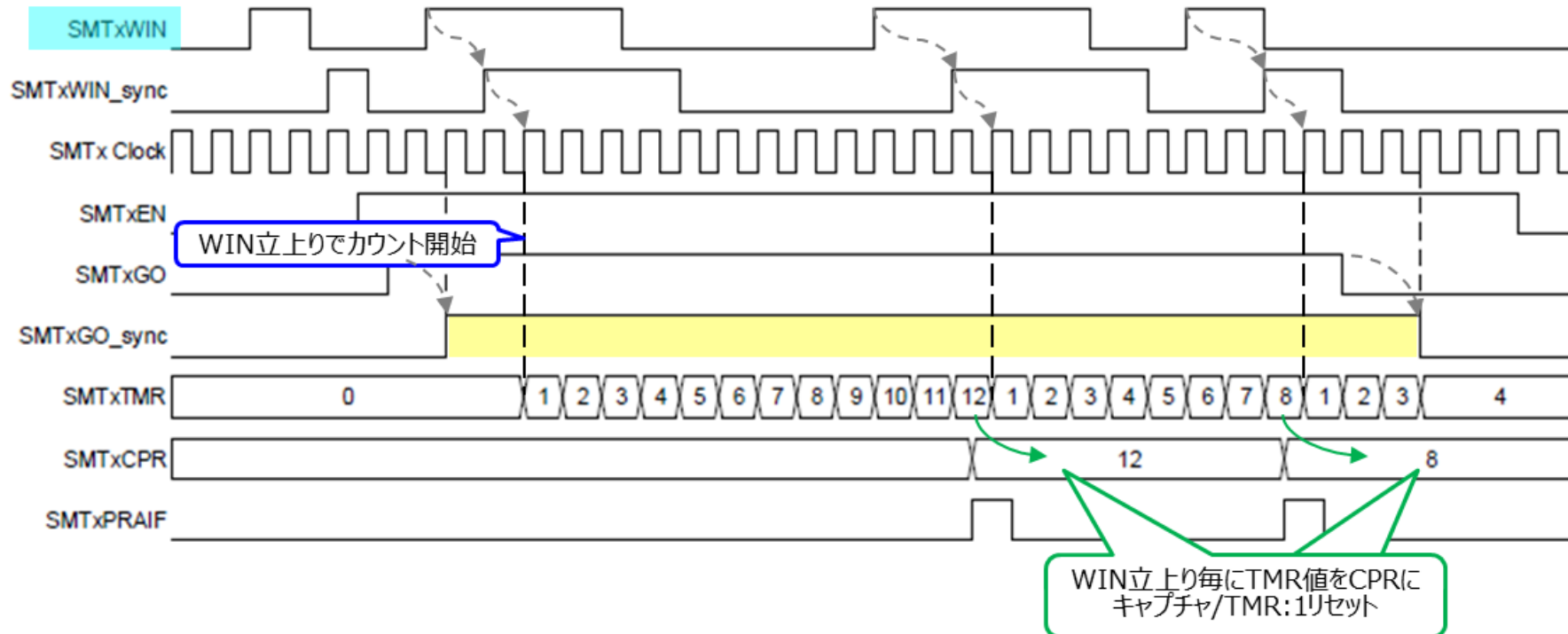
SMT_window信号の周期計測

このモードは、SMTへのwindow入力(WSEL)の継続時間を測定します。

window入力の立上りエッジでSMTxTMRはインクリメントを開始し、タイマーの値でSMTxCPRレジスタを更新、2回目以降の立上りエッジでSMTxTMRをリセットします。

5-1. Windowed Measurement Mode, Repeat Acquisition Timing Diagram

SMT_window-Period count is captured to SMT_CPR

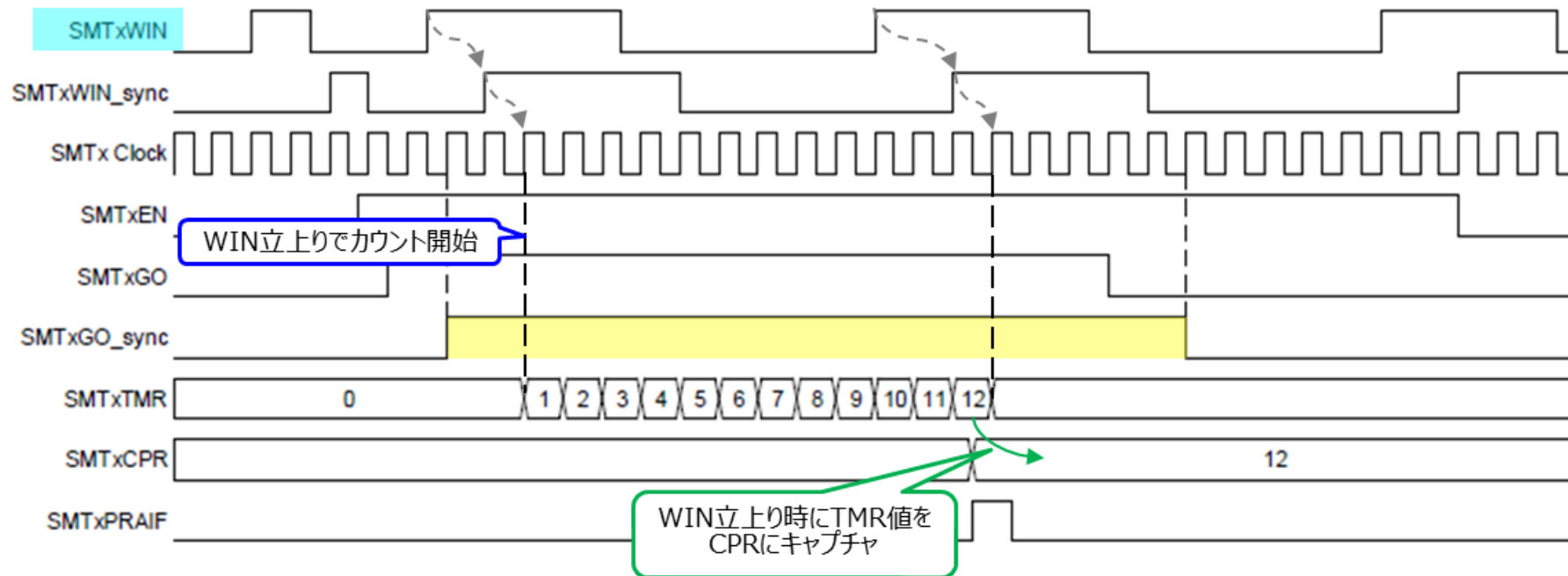


⑤ Windowed Measurement (Single)

SMT_window信号の1周期計測

5-2. Windowed Measurement Mode, Single Acquisition Timing Diagram

SMT_window-Period count is captured to SMT_CPR



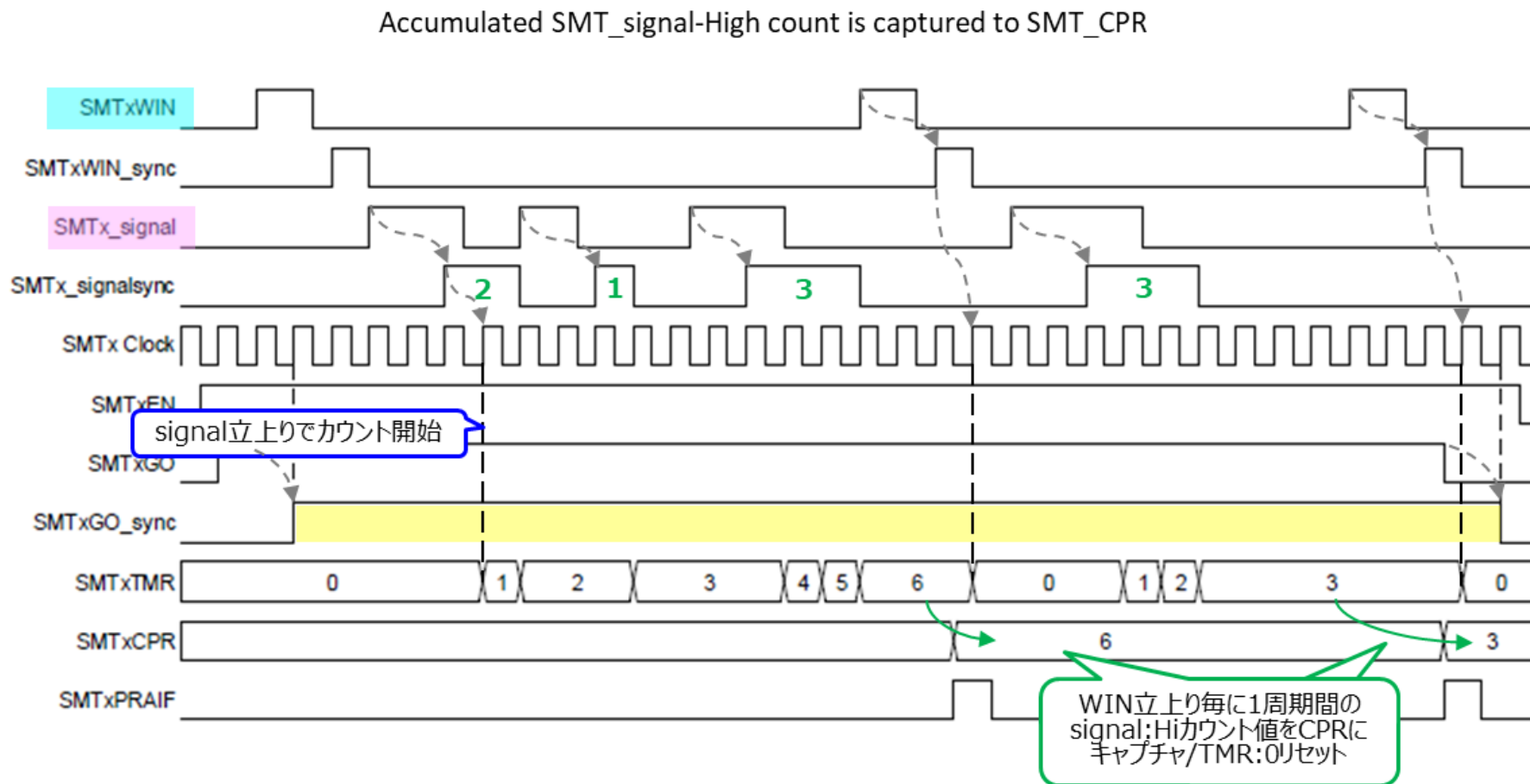
⑥ Gated Window Measurement (Repeat)

SMT_window信号周期間のSMT_signal信号High期間積算計測

このモードは、既知の入力windowにわたって信号入力のデューティ・サイクルを測定します。

信号入力がHiの間、クロック信号の各パルスでSMTxTMRをインクリメントし、SMTxCPRレジスタを更新し、1回目以降のwindow入力立上りエッジ毎にSMTxTMRはリセットします。

6-1. Gated Windowed Measurement Mode, Repeat Acquisition Timing Diagram

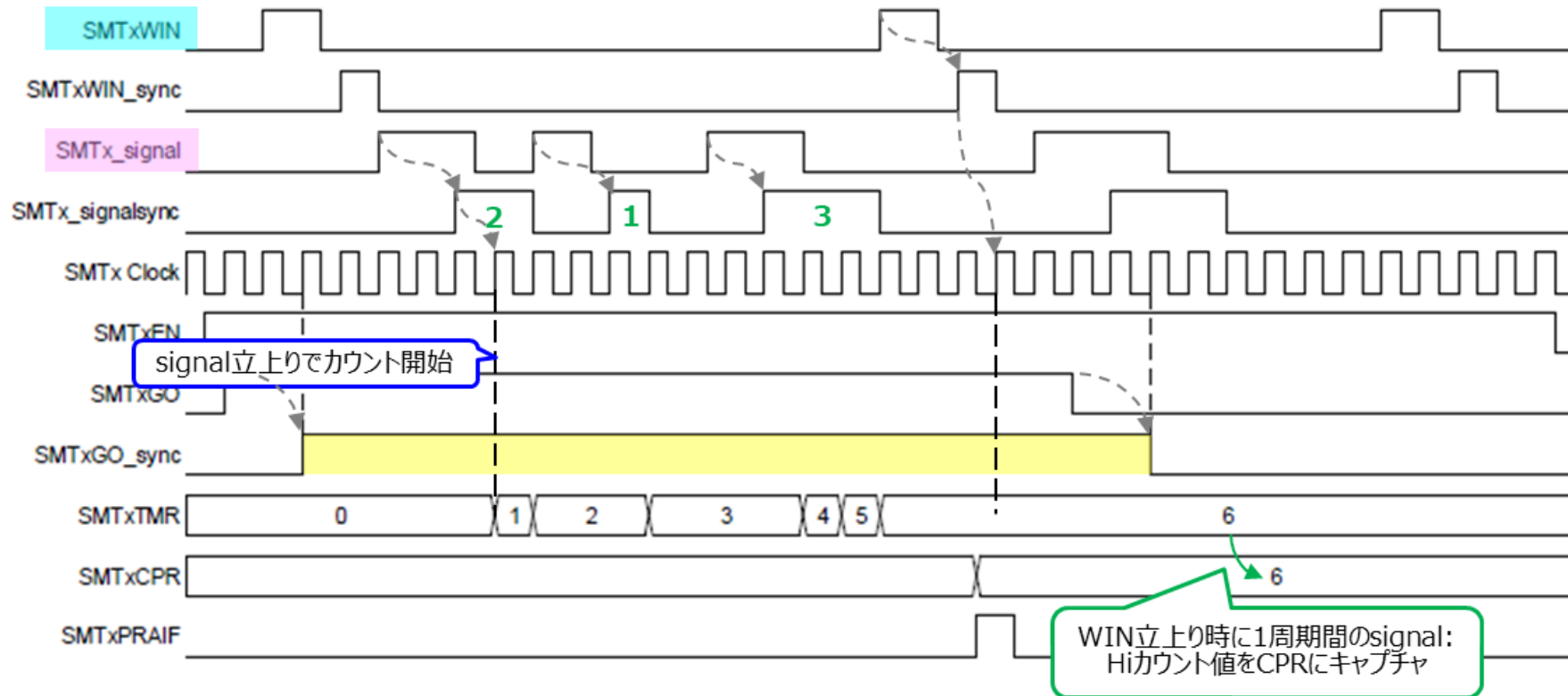


⑥ Gated Window Measurement (Single)

SMT_window信号1周期間のSMT_signal信号High期間積算計測

6-2. Gated Windowed Measurement Mode, Single Acquisition Timing Diagram

Accumulated SMT_signal-High count is captured to SMT_CPR



⑦ Time of Flight Measurement (Repeat)

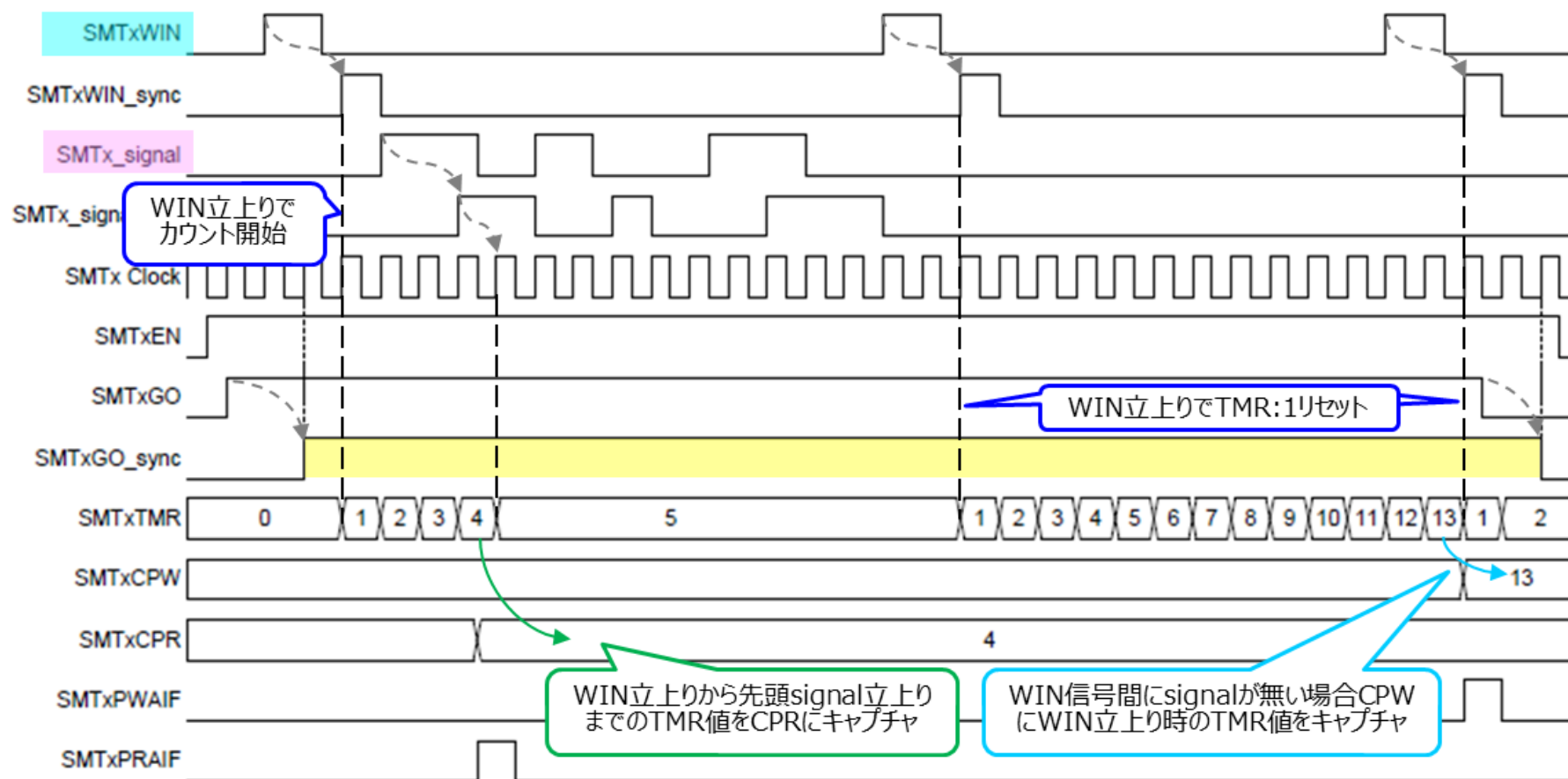
SMT_window信号とSMT_signal信号のインターバル計測

このモードでは、window入力の立上りエッジとsignal入力の立上りエッジの間の時間間隔を測定します。

window入力の立上りエッジが観測されると、SMTxTMRはインクリメントを開始、同時にSMTxCPRレジスタを更新し、signal入力の立上りエッジが観測されると、SMTxTMRをリセットします。

7-1. Time of Flight Mode, Repeat Acquisition Timing Diagram

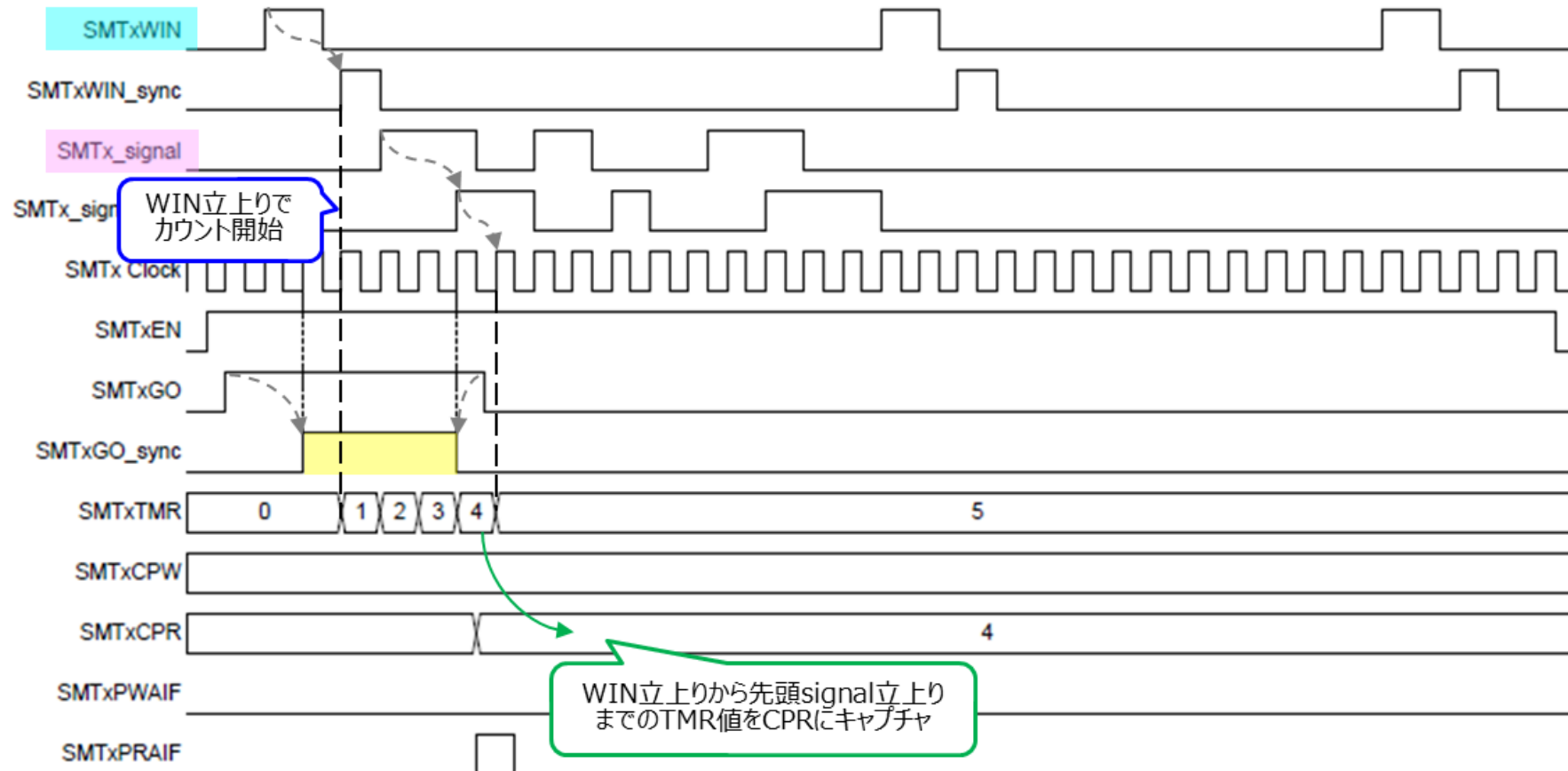
なお、window信号の間にsignalの立上りエッジを伴わない場合は、SMTxCPWレジスタをタイマーの現在値で更新し、SMTxTMRをリセットします。



⑦ Time of Flight Measurement (Single)

SMT_window信号と先頭SMT_signal信号のインターバル計測

7-2. Time of Flight Mode, Single Acquisition Timing Diagram



⑧ Capture (Repeat)

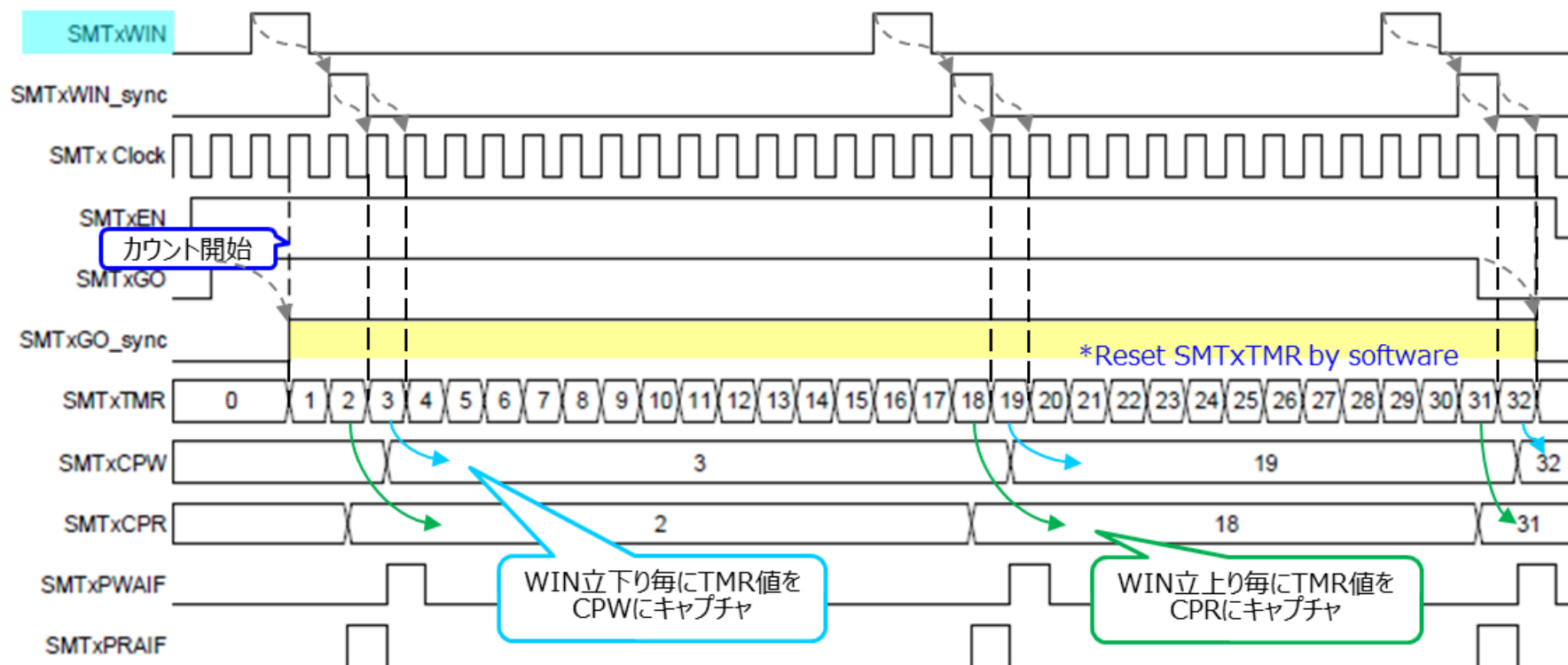
SMTx_window信号立上り/立下り時のSMTxTMR値をキャプチャ

このモードでは、window入力の立上りまたは立下りエッジに基づいて時間値をキャプチャし、割り込みをトリガします。

SMTxGOビットがセットされるとSMTxTMRはインクリメントを開始し、window信号の立上りエッジ毎にSMTxCPRLレジスタの値を更新し、window信号の立下りエッジ毎にSMTxCPWLレジスタの値を更新します。

8-1. Capture Mode, Repeat Acquisition Timing Diagram

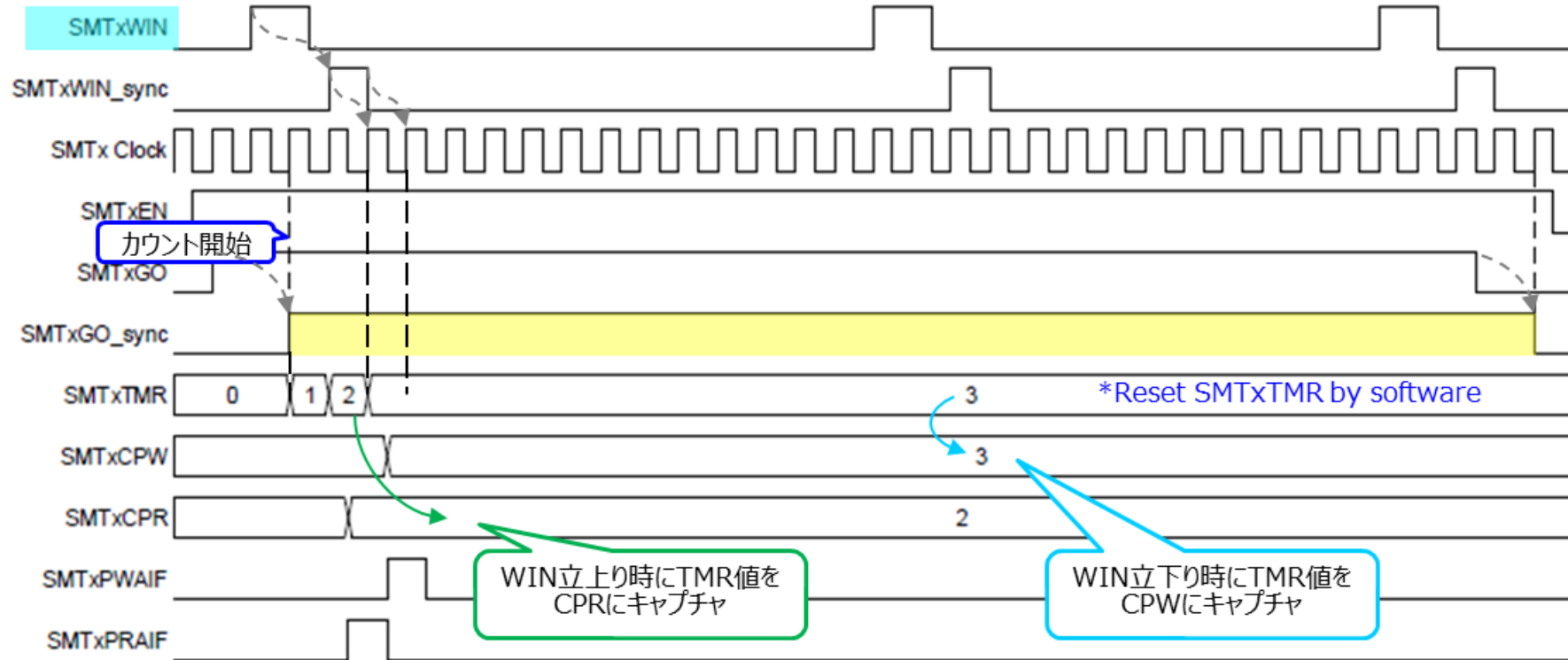
※このモードでは、SMTxTMRはいかなるハードウェア条件によってもリセットはされないため、リセットはソフトウェアで行う必要があります。



⑧ Capture (Single)

SMT_window先頭信号立上り/立下り時のSMTxTMR値をキャプチャ

8-2. Capture Mode, Single Acquisition Timing Diagram



⑨ Counter

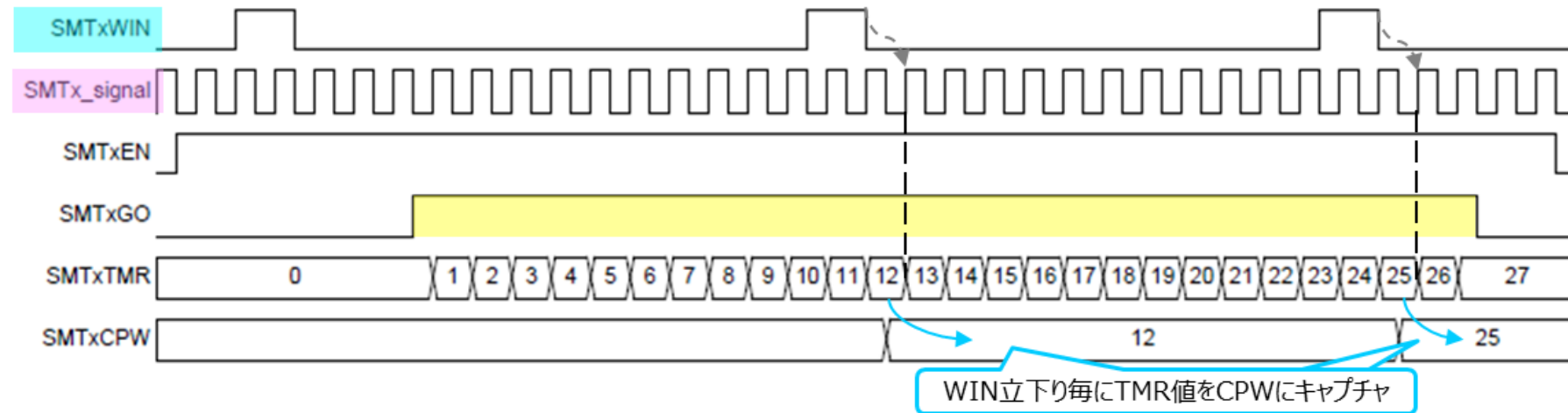
SMT_signal信号をクロックとしてSMT_window信号立下り時のSMTxTMR値をキャプチャ

このモードでは、signal入力の各パルスでSMTxTMRをインクリメントします。

このモードは、SMTクロックに非同期で、signal入力を時間ソースとして使用します。

window入力の立下りエッジでSMTxCPWレジスタが現在のタイマー値で更新されます。

9. Counter Mode Timing Diagram



⑩ Gated Counter (Repeat)

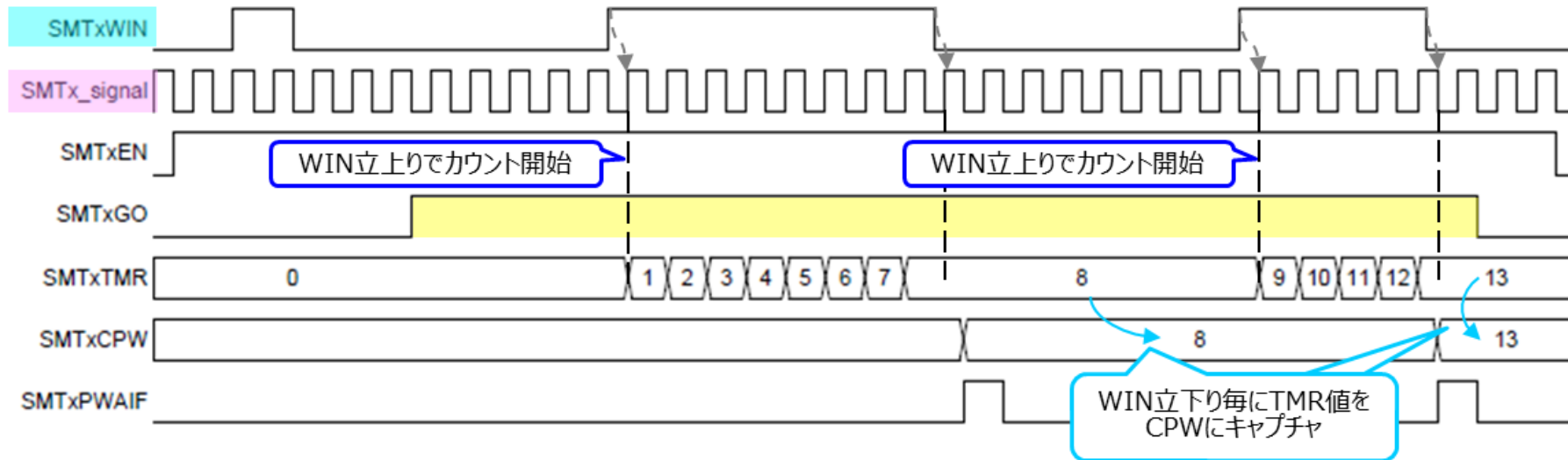
SMT_signal信号をクロックとしてSMT_window信号のHigh期間積算計測

このモードは、window入力によってゲートされたsignal入力のパルスをカウントします。

window入力の立上りエッジが観測されるとSMTxTMRのインクリメントを開始し、立下りエッジでSMTxCPWレジスタを更新します。

10-1. Gated Counter Mode, Repeat Acquisition Timing Diagram

Accumulated SMT_signal-High count is captured to SMT_CPW

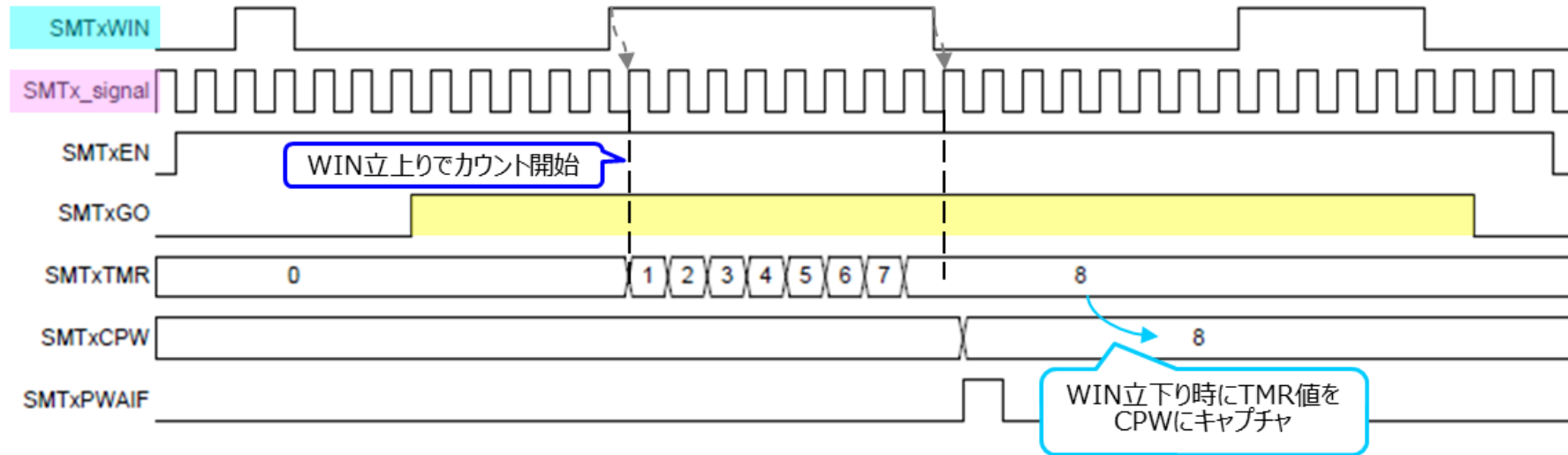


⑩ Gated Counter (Single)

SMT_signal信号をクロックとしてSMT_window信号のHigh期間計測

10-2. Gated Counter Mode, Single Acquisition Timing Diagram

Accumulated SMT_signal-High count is captured to SMT_CPW



⑪ Windowed Counter (Repeat)

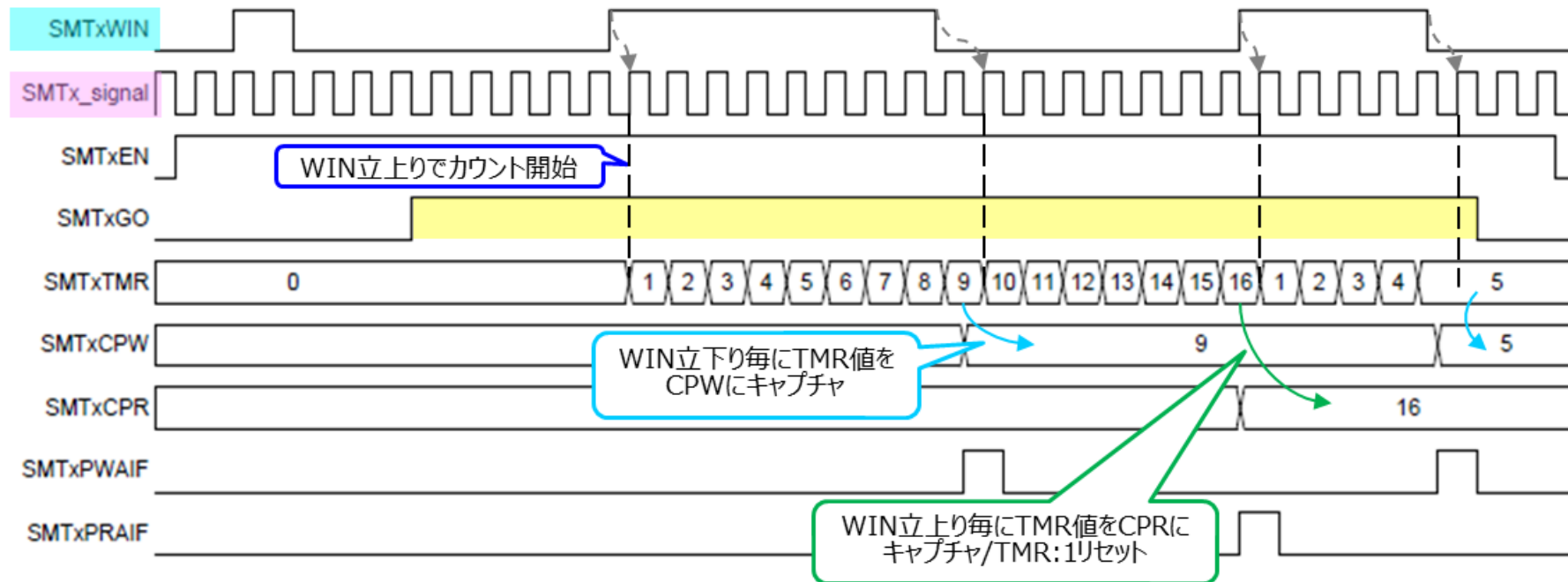
SMT_signal信号をクロックとしてSMT_window信号の周期,Duty計測

このモードでは、window入力で指定されたウィンドウ内で、signal入力のパルスをカウントします。

window入力の立上りエッジが観測されるとSMTxTMRはカウントを開始し、立下りエッジでSMTxCPWレジスタを更新し、以降のwindow入力の立上りエッジ毎にSMTxCPRレジスタを更新します。

11-1. Windowed Counter Mode, Repeat Acquisition Timing Diagram

SMT_window-High count is captured to SMT_CPW
SMT_window-Period count is captured to SMT_CPR

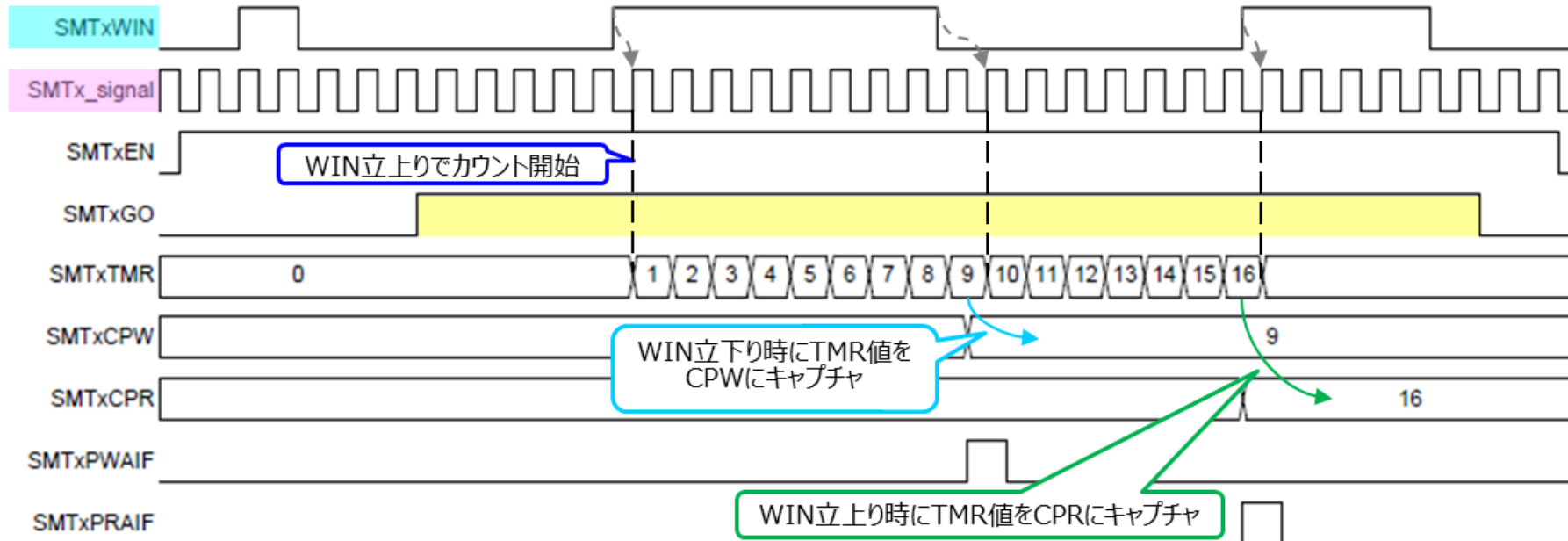


⑪ Windowed Counter (Single)

SMT_signal信号をクロックとしてSMT_window信号の1周期,Duty計測

11-2. Windowed Counter Mode, Single Acquisition Timing Diagram

SMT_window-High count is captured to SMT_CPW
SMT_window-Period count is captured to SMT_CPR



(参考) SMT制御関連レジスタ

- SMTの設定制御に関連するレジスタには以下があります。(次頁以降参照)

SMTxCON0	SMTxCON1	SMTxSTAT
SMTxCLK	SMTxSIG	SMTxWIN

SMT制御レジスタ：SMTxCON0

SMTxCON0

ビット	7	6	5	4	3	2	1	0
機能	EN	-	STP	WPOL	SPOL	CPOL	PS [1:0]	

EN：SMTモジュール有効化ビット

有効(=1) / 無効(=0)

STP：SMTカウンタ中止有効化ビット(周期割り込み発生時)

SMTxPRに維持(=1) / 0リセット(=0)

WPOL：SMTxWIN入力極性制御ビット

SMT_Window 立下りエッジで負論理有効(=1) / 立上りエッジで正論理有効(=0)

SPOL：SMTxSIG入力極性制御ビット

SMT_Signal 立下りエッジで負論理有効(=1) / 立上りエッジで正論理有効(=0)

CPOL：SMTxCLK入力極性制御ビット(選択したクロック信号)

SMT_Clock 立下りエッジでインクリメント(=1) / 立上りエッジでインクリメント(=0)

PS：SMTプリスケール選択ビット

1:8(=11) / 1:4(=10) / 1:2(=01) / 1:1(=00)

SMT制御レジスタ：SMTxCON1

SMTxCON1

ビット	7	6	5	4	3	2	1	0
機能	SMTxGO	REPEAT	-	-	MODE [3:0]			

SMTxGO：SMTxGOデータ収集ビット

データインクリメント/収集 有効化(=1) / 無効化(=0)

REPEAT：SMT反復収集有効化ビット

データ収集モード Repeat(反復)有効(=1) / Single(単発)有効(=0)

MODE：SMT動作モード選択ビット

スペックシート参照

SMT制御レジスタ：SMTxSTAT

SMTxSTAT

ビット	7	6	5	4	3	2	1	0
機能	CPRUP	CPWUP	-	RST	-	TS	WS	AS

CPRUP：SMT周期バッファ マニュアルアップデートビット

SMTxCPRLレジスタアップデート 要求(=1) / 完了(=0)

CPWUP：SMTパルス幅バッファ マニュアルアップデートビット

SMTxCPWLレジスタアップデート 要求(=1) / 完了(=0)

RST：SMTタイマ マニュアルリセットビット

SMTxTMRLレジスタ リセット要求(=1) / アップデート完了(=0)

TS：SMTxGOステータスビット

SMTxTMRインクリメント 実行中(=1) / 未実施(=0)

WS：SMT_Windowステータスビット

SMT_Window オープン(=1) / クローズ(=0)

AS：SMT_Signal値ステータスビット

SMT収集 実行中(=1) / 未実施(=0)

SMT制御レジスタ：SMTxCLK / SMTxSIG / SMTxWIN

SMTxCLK

ビット	7	6	5	4	3	2	1	0
機能	-	-	-	-	-	CSEL [2:0]		

CSEL：SMTクロックソース選択ビット
スペックシート参照

SMTxSIG

ビット	7	6	5	4	3	2	1	0	
機能	-	-	-	SSEL [4:0]					

SSEL：SMT_Signal選択ビット
スペックシート参照

SMTxWIN

ビット	7	6	5	4	3	2	1	0	
機能	-	-	-	WSEL [4:0]					

WSEL：SMT_Window選択ビット
スペックシート参照

SMT割り込みレジスタ：PIR8

PIR8

ビット	7	6	5	4	3	2	1	0
機能	-	-	-	-	-	SMTxPWAIF	SMTxPRAIF	SMTxIF

SMTxPWAIF：SMTパルス幅取得割り込みフラグビット

割り込み発生(=1)* / 未発生(=0) *ソフトウェアでクリア要

SMTxPRAIF：SMT周期取得割り込みフラグビット

割り込み発生(=1)* / 未発生(=0) *ソフトウェアでクリア要

SMTxIF：SMT周期割り込みフラグビット

割り込み発生(=1)* / 未発生(=0) *ソフトウェアでクリア要

- 割り込みフラグビットは、対応するイネーブルビットやグローバル・イネーブルビットの状態に関係なく、割り込み条件が発生するとセットされます。
- 割り込みを有効にする前に、該当する割り込みフラグ・ビットをソフトウェアでクリアする必要があります。